

一种具有采样保持功能的开关电容积分器

宋文青, 于 奇, 朱 波, 李 靖, 倪春晓

(电子科技大学 电子薄膜与集成器件国家重点实验室, 四川 成都 610054)

摘 要: 本文提出了一种开关电容积分器结构, 运用增益提高技术的折叠式共源共栅放大器实现, 可应用于具有采样保持功能的电路中. 基于标准的 65nm CMOS 工艺, 通过 HSPICE 仿真验证, 结果表明, 该积分器在采样相与积分相能保持相同电平, 且对输入信号起到采样和保持作用, 在输入信号的 $V_{PP}=1.4V$ 、频率为 10kHz、采样频率为 6.144MHz 条件下, 电路的 THD 为 $-112dB$.

关键词: 采样/保持电路; 开关电容积分器

中图分类号: TN453

文献标识码: A

文章编号: 1000-7180(2013)03-0051-04

A Switched-Capacitor Integrator with Sample and Hold Function

SONG Wen-qing, YU Qi, ZHU Bo, LI Jing, NI Chun-xiao

(State Key Lab. of Electronic Thin Films and Integrated Devices, University of Electronic Science & Technology, Chengdu 610054, China)

Abstract: A switched-capacitor integrator with S/H function was proposed in this circuit, which was realized by the gain-boosting folded cascade OTA. Based on 65 nm CMOS process, HSPICE simulation results showed that, the integrator can keep the same level in the sampling and integral phase, which was used to sample and hold the input signal, for input signal of 10 kHz with $V_{pp}=1.4V$, the SHA had a THD of $-112dB$ at a sampling frequency of 6.144MHz.

Key words: sample-and-hold circuit; SC integrator

1 引言

随着高速信号处理应用的迅速发展, 采样保持 (S/H) 电路的需求日益增强^[1]. 尤其在 A/D 转换器前端的架构中, 采样保持电路的转换精度成为限制整个系统性能的瓶颈^[2]. 因此, 高性能的采样保持电路设计非常有必要^[3].

本文通过分析电荷转移型、电容翻转型电路各自结构的特点, 结合开关电容积分器, 提出了一种具有采样保持功能的开关电容积分器结构. 该电路采用两相非交叠时钟控制, 由增益提高技术的折叠式共源共栅放大器实现, 信号的输出状态由当前采样值和前次保持值共同决定.

2 采样保持电路的基本结构

图 1 和图 2 为 S/H 电路的两种常用结构, 分别为电荷转移型和电容翻转型, 主要由开关电容电路和运放组成.

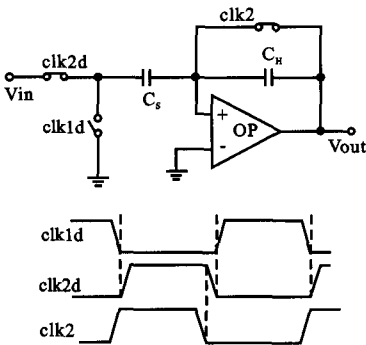


图 1 电荷转移型 S/H 电路

收稿日期: 2012-06-12; 修回日期: 2012-07-18

基金项目: 中央高校基本科研业务费专项资金(ZYGX2010J040)

在图 1 结构中^[4], clk1d 和 clk2d 为两相非交叠时钟, clk2 比 clk2d 提前闭合. 当 clk2 和 clk2d 均闭合, clk1d 断开时, 电路处于采样模式; 当 clk1d 闭合, clk2 和 clk2d 断开时, 电路进入保持模式. 由于运放的高增益与反馈作用, 采样电容的电荷将转移到保持电容 C_H , 如果 $C_S = C_H$, 输出电压 $V_{out} = V_{in}$.

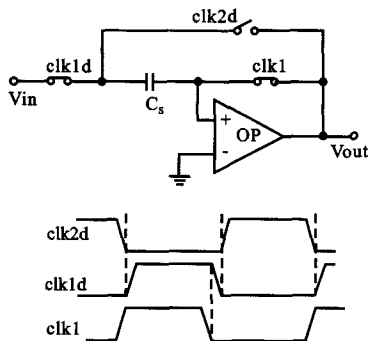


图 2 电容翻转型 S/H 电路

在图 2 结构中, clk1d 和 clk2d 为两相非交叠时钟, clk1 比 clk1d 提前闭合. 当 clk1 和 clk1d 闭合, clk2d 断开时, 电路处于采样模式; 随后 clk2d 闭合, clk1 和 clk1d 断开, 电路进入保持模式. 此时, 由运放的高增益和反馈作用, 可得输出电压 $V_{out} = V_{in}$.

在上述两种结构中, 电荷转移型的主要优点是大信号建立过程较短, 对输入信号的共模失调有较强的抑制, 缺点是需要高匹配度的两个电容和所需带宽较大即功耗较大^[5]; 电容翻转型的主要优点是只有一个电容, 不需要考虑匹配, 且最小建立所需带宽较小, 功耗较小, 缺点是大信号建立过程较长, 对输入共模失调没有抑制作用^[6].

3 采样保持功能的开关电容积分器

图 3 为具有采样保持功能的开关电容积分器. 采用全差分结构设计, 由 CMOS 开关、电容 C_1 、 C_2 和运放 OP 构成, 其中 V_{ref} 为外部提供基准电压, clk1 和 clk2 为两相非交叠时钟, 用于控制开关的闭合与断开, clk1 比 clk1d 提前闭合, clk2 比 clk2d 提前闭合. 当 clk1 和 clk1d 均闭合, clk2、clk2d 断开时, 电路处于采样模式, 输入 V_{in} 对采样电容 C_1 进行充电, 在 clk1 断开的瞬间, 完成下极板采样, 输入信号保存于 C_1 的下极板积累的电荷中; 当 clk2 和 clk2d 均闭合, clk1、clk1d 断开时, 电路进入积分模式.

根据采样相和积分相的电荷守恒, 假设采样相时输入值为 V_{in} 、 V_{ip} , 输出值为 V_{on} 、 V_{op} , 前次输出值为 V'_{on} 、 V'_{op} , 积分相时采样电容 C_1 的右极

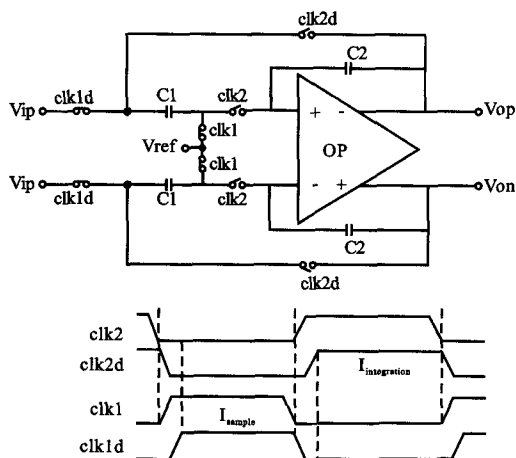


图 3 采样保持功能开关电容积分器

板电压为 V_{OTA} , 则有:

$$(V_{in} - V_{ref})C_1 + (V'_{on} - V_{ref})C_2 = (V_{on} - V_{OTA}) \cdot (C_1 + C_2) \quad (1)$$

$$(V_{ip} - V_{ref})C_1 + (V'_{op} - V_{ref})C_2 = (V_{op} - V_{OTA}) \cdot (C_1 + C_2) \quad (2)$$

由式(1)减去式(2), 得:

$$V_{on} - V_{op} = \frac{(V_{in} - V_{ip})C_1 + (V'_{on} - V'_{op})C_2}{C_1 + C_2} \quad (3)$$

从式(3)可知, 该采样保持积分器电路的输出状态与前次输出状态和本次输入状态有关, 其值由前采样值和前次保持值按一定比例共同决定.

其传输函数为:

$$V_{on} - V_{op} = \frac{(V_{in} - V_{ip})C_1}{(C_1 + C_2) \cdot Z^{-1} - C_2} \quad (4)$$

将式(1)与式(2)相加以除以 2, 得:

$$V_{OTA} = \frac{V_{on} + V_{op}}{2} - \frac{C_1}{C_1 + C_2} \cdot \frac{V_{in} + V_{ip}}{2} - \frac{C_2}{C_1 + C_2} \cdot \frac{V'_{on} + V'_{op}}{2} + V_{ref} \quad (5)$$

由式(5)可知, 积分电路中的运算放大器 OP 必须能处理较大的输入共模电平.

综合可知, 输出稳定后运放的输入端将“虚地”, 采样电容 C_1 上的部分电荷在电荷转移周期内将转移到电容 C_2 上, 同一时刻, C_1 电容也进行了翻转. 此时, 电容 C_1 和 C_2 可充当保持电容, 信号的输出值在前次保持值的基础上不断进行累积, 随输入信号值不断变化. 相比前两种 S/H 电路, 该结构的两个电容匹配度可适当降低, 带宽可适当减小, 通过充分利用 C_1 、 C_2 两个电容, 大信号建立时间也可适当缩短.

图 4 为运放 OP 的主运算放大器, $V_{b1} \sim V_{b5}$ 由外部提供偏置电压, V_{in} 、 V_{ip} 为运放输入端,

V_{on} 、 V_{op} 为运放输出端,该电路结构为增益提高技术的折叠式共源共栅放大器,可提供较大的增益和带宽,自补偿结构的采用,使主极点位于输出节点,其他节点电容较小,避免了密勒补偿电容,提高了系统反应速度.此外,折叠式的共源共栅放大器的输出摆幅也较大,满足了输入共模范围的要求,且可以在低电源电压下工作^[7].

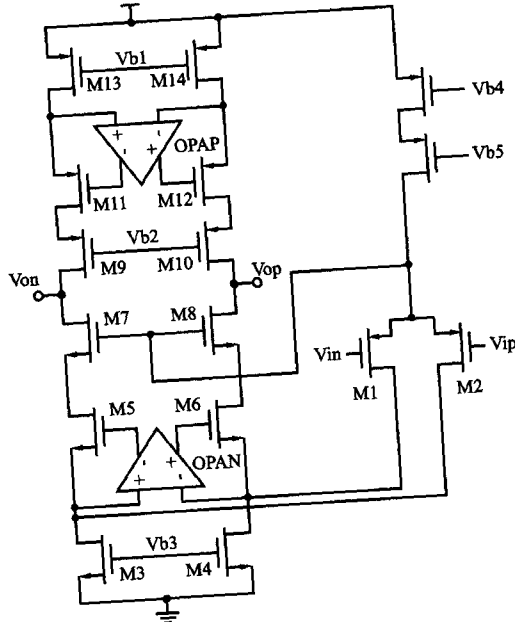


图4 自举增益运算放大器

图5为运放OP的辅助运算放大器OPAN具体结构(OPAP类似结构,P管与N管对调), $V_{b1} \sim V_{b3}$ 为外接偏置电压, V_{in} 、 V_{ip} 为运放输入端, V_{on} 、 V_{op} 为运放输出端.设OPAN与OPAP两种辅助运放具有相同的直流增益 A_{od} ,则运算放大器OP的输出阻抗将提高 $(A_{od} + 1)$ 倍,从而直流输出增益提 $(A_{od} + 1)$ 倍.

本设计需要共模反馈来稳定共模电平,使用的是常用的开关电容共模反馈结构.

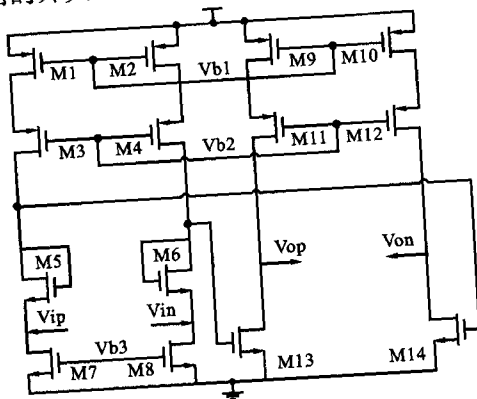


图5 辅助运算放大器OPAN

图6是全差分结构运放OP的幅频特性仿真图,电路的直流开环增益为120dB,相位裕度为72deg,单位增益带宽为280MHz.

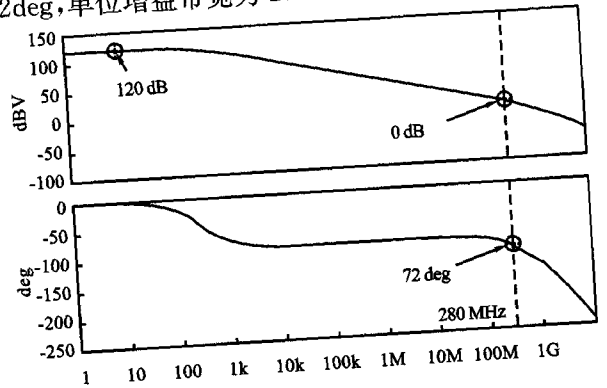


图6 运算放大器的幅频特性分析

4 仿真验证与芯片版图

采用标准的65nm CMOS工艺模型和HSPICE仿真器,对该采样保持功能的开关电容积分器进行了模拟仿真.

图7是典型工艺下,输入信号 $V_{PP} = 1.4V$ 、10kHz的正弦信号时,该采样保持电路的输入输出曲线.箭头标志部分为输出信号的局部放大图,从图中可知,积分器在采样相与保持相能保持相同电平,且对输入信号起到采样和保持作用.

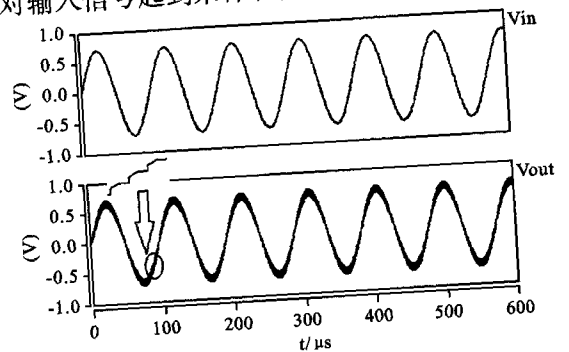


图7 采样保持电路输入输出曲线

图8是输入 $V_{PP} = 1.4V$ 、10kHz的正弦信号时,当工作频率为6.144MHz情况下,对输出信号进行快速傅里叶变换的频谱图,由图可知,其总谐波失真

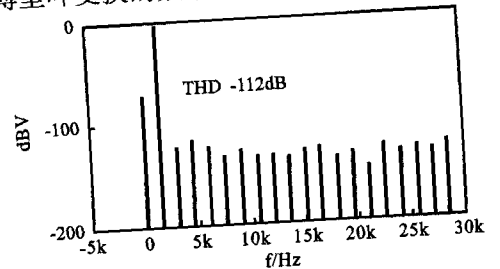


图8 采样保持输出信号的FFT分析

为 -112dB .

本电路的版图如图 9 所示. 运算放大器的全差分部分采用对称分布, 晶体管交叉匹配, 偏置电流模块分布在版图左方, 主运算放大器居于版图中部, 辅助运算放大器位于顶部与底部, 信号整体流向为从右至左, 由下而上.

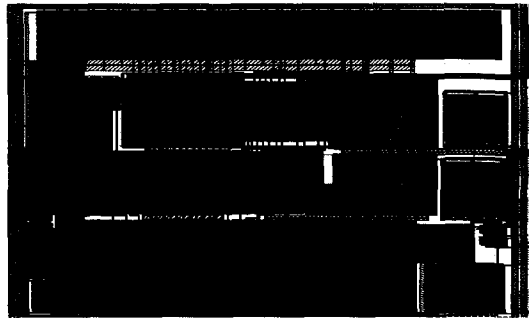


图 9 采样保持电路版图

5 结束语

本设计成功地实现了一种具有采样保持功能的开关电容积分器结构. 采用标准的 65nm CMOS 工艺模型进行仿真验证, 积分器中运算放大器的开环增益为 120dB , 相位裕度为 72° , 单位增益带宽为 280MHz . 当输入信号为 $V_{\text{PP}}=1.4\text{V}$ 、 10kHz 的正弦信号时, 电路的 THD 为 -112dB .

参考文献:

- [1] Patrasgb. Athensap. Patrasva. Delta-sigma modulator design and applications[R]. Greece: University of Patras, Imperial College Press, 2003: 139-152.
- [2] 谭珺, 唐长文, 闵昊. 一种 100MHz 采样频率 CMOS 采样/保持电路[J]. 微电子学, 2006, 36(1): 90-93.
- [3] Chan P K, Cui, J. A precision CMOS sample-and-hold circuit with low temperature drift for integrated transducers Circuits and Systems[C]// MWSCAS 04. The 2004 47th Midwest Symposium, Japan: Hiroshima, 2004(s): 1-145.
- [4] Ahmadi M M. A new modeling and optimization of gain-boosted cascade amplifier for high-speed and low-voltage applications[J]. IEEE JSSC, 2006, 53(3): 169-173.
- [5] Coimbra, Ca Kunming, Ding Koubao, et al. A sample and hold circuit for high speed ADCs[J]. Journal of Circuits and Systems, 2010, 15(3): 249-252.
- [6] Sawigun C, Serdijn W A. Analysis and design of a low-voltage, low-power, high-precision, class-aB current-mode subthreshold CMOS sample and hold circuit circuits and systems I: regular papers[J]. IEEE Transactions, 2011, 58(7): 1615-1626.
- [7] Chen Hsinliang, Chen Posheng, Chiang Jenshiun. A low-offset low-noise sigma-delta modulator with pseudorandom chopper-stabilization technique circuits and systems I[J]. Regular papers IEEE Transactions, 2009, 56(12) 2533 - 2543.

作者简介:

宋文青 男, (1988-), 硕士研究生. 研究方向为数模混合信号集成电路.

于 奇 男, (1972-), 教授. 研究方向为新型半导体器件、数模混合信号集成电路与系统设计.